

## PŘÍLOHA P3 – INSTRUKČNÍ SADA

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
NOP	0x00	1 bajt	NE	3	žádná operace
LDM <ADDR>, A	0x01	2 bajty	NE	5	<ADDR> → A
LDM <ADDR>, B	0x02	2 bajty	NE	5	<ADDR> → B
LDM <ADDR>, C	0x03	2 bajty	NE	5	<ADDR> → C
LDM <ADDR>, D	0x04	2 bajty	NE	5	<ADDR> → D
LDM <ADDR>, OPA	0x05	2 bajty	NE	5	<ADDR> → OPA
LDM <ADDR>, OPB	0x06	2 bajty	NE	5	<ADDR> → OPB
STM A, <ADDR>	0x07	2 bajty	NE	5	A → <ADDR>
STM B, <ADDR>	0x08	2 bajty	NE	5	B → <ADDR>
STM C, <ADDR>	0x09	2 bajty	NE	5	C → <ADDR>
STM D, <ADDR>	0x0A	2 bajty	NE	5	D → <ADDR>
STM IPA, <ADDR>	0x0B	2 bajty	NE	5	IPA → <ADDR>
LDM \$A, A	0x0C	1 bajt	NE	4	hod. z adresy v A → A
LDM \$A, B	0x0D	1 bajt	NE	4	hod. z adresy v A → B
LDM \$A, C	0x0E	1 bajt	NE	4	hod. z adresy v A → C
LDM \$A, D	0x0F	1 bajt	NE	4	hod. z adresy v A → D
LDM \$A, OPA	0x10	1 bajt	NE	4	hod. z adresy v A → OPA
LDM \$A, OPB	0x11	1 bajt	NE	4	hod. z adresy v A → OPB
LDM \$B, A	0x12	1 bajt	NE	4	hod. z adresy v B → A
LDM \$B, B	0x13	1 bajt	NE	4	hod. z adresy v B → B
LDM \$B, C	0x14	1 bajt	NE	4	hod. z adresy v B → C
LDM \$B, D	0x15	1 bajt	NE	4	hod. z adresy v B → D
LDM \$B, OPA	0x16	1 bajt	NE	4	hod. z adresy v B → OPA
LDM \$B, OPB	0x17	1 bajt	NE	4	hod. z adresy v B → OPB
LDM \$C, A	0x18	1 bajt	NE	4	hod. z adresy v C → A
LDM \$C, B	0x19	1 bajt	NE	4	hod. z adresy v C → B
LDM \$C, C	0x1A	1 bajt	NE	4	hod. z adresy v C → C
LDM \$C, D	0x1B	1 bajt	NE	4	hod. z adresy v C → D
LDM \$C, OPA	0x1C	1 bajt	NE	4	hod. z adresy v C → OPA
LDM \$C, OPB	0x1D	1 bajt	NE	4	hod. z adresy v C → OPB

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
LDM \$D, A	0x1E	1 bajt	NE	4	hod. z adresy v D → A
LDM \$D, B	0x1F	1 bajt	NE	4	hod. z adresy v D → B
LDM \$D, C	0x20	1 bajt	NE	4	hod. z adresy v D → C
LDM \$D, D	0x21	1 bajt	NE	4	hod. z adresy v D → D
LDM \$D, OPA	0x22	1 bajt	NE	4	hod. z adresy v D → OPA
LDM \$D, OPB	0x23	1 bajt	NE	4	hod. z adresy v D → OPB
LDM \$IPA, A	0x24	1 bajt	NE	4	hod. z adresy v IPA → A
LDM \$IPA, B	0x25	1 bajt	NE	4	hod. z adresy v IPA → B
LDM \$IPA, C	0x26	1 bajt	NE	4	hod. z adresy v IPA → C
LDM \$IPA, D	0x27	1 bajt	NE	4	hod. z adresy v IPA → D
LDM \$IPA, OPA	0x28	1 bajt	NE	4	hod. z adresy v IPA → OPA
LDM \$IPA, OPB	0x29	1 bajt	NE	4	hod. z adresy v IPA → OPB
STM A, \$A	0x2A	1 bajt	NE	4	A → adresa v A
STM A, \$B	0x2B	1 bajt	NE	4	A → adresa v B
STM A, \$C	0x2C	1 bajt	NE	4	A → adresa v C
STM A, \$D	0x2D	1 bajt	NE	4	A → adresa v D
STM A, \$IPA	0x2E	1 bajt	NE	4	A → adresa v IPA
STM B, \$A	0x2F	1 bajt	NE	4	B → adresa v A
STM B, \$B	0x30	1 bajt	NE	4	B → adresa v B
STM B, \$C	0x31	1 bajt	NE	4	B → adresa v C
STM B, \$D	0x32	1 bajt	NE	4	B → adresa v D
STM B, \$IPA	0x33	1 bajt	NE	4	B → adresa v IPA
STM C, \$A	0x34	1 bajt	NE	4	C → adresa v A
STM C, \$B	0x35	1 bajt	NE	4	C → adresa v B
STM C, \$C	0x36	1 bajt	NE	4	C → adresa v C
STM C, \$D	0x37	1 bajt	NE	4	C → adresa v D
STM C, \$IPA	0x38	1 bajt	NE	4	C → adresa v IPA
STM D, \$A	0x39	1 bajt	NE	4	D → adresa v A
STM D, \$B	0x3A	1 bajt	NE	4	D → adresa v B
STM D, \$C	0x3B	1 bajt	NE	4	D → adresa v C
STM D, \$D	0x3C	1 bajt	NE	4	D → adresa v D

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
STM D, \$IPA	0x3D	1 bajt	NE	4	D → adresa v IPA
STM IPA, \$A	0x3E	1 bajt	NE	4	IPA → adresa v A
STM IPA, \$B	0x3F	1 bajt	NE	4	IPA → adresa v B
STM IPA, \$C	0x40	1 bajt	NE	4	IPA → adresa v C
STM IPA, \$D	0x41	1 bajt	NE	4	IPA → adresa v D
STM IPA, \$IPA	0x42	1 bajt	NE	4	IPA → adresa v IPA
MOV A, B	0x43	1 bajt	NE	3	A → B
MOV A, C	0x44	1 bajt	NE	3	A → C
MOV A, D	0x45	1 bajt	NE	3	A → D
MOV A, OPA	0x46	1 bajt	NE	3	A → OPA
MOV A, OPB	0x47	1 bajt	NE	3	A → OPB
MOV B, A	0x48	1 bajt	NE	3	B → A
MOV B, C	0x49	1 bajt	NE	3	B → C
MOV B, D	0x4A	1 bajt	NE	3	B → D
MOV B, OPA	0x4B	1 bajt	NE	3	B → OPA
MOV B, OPB	0x4C	1 bajt	NE	3	B → OPB
MOV C, A	0x4D	1 bajt	NE	3	C → A
MOV C, B	0x4E	1 bajt	NE	3	C → B
MOV C, D	0x4F	1 bajt	NE	3	C → D
MOV C, OPA	0x50	1 bajt	NE	3	C → OPA
MOV C, OPB	0x51	1 bajt	NE	3	C → OPB
MOV D, A	0x52	1 bajt	NE	3	D → A
MOV D, B	0x53	1 bajt	NE	3	D → B
MOV D, C	0x54	1 bajt	NE	3	D → C
MOV D, OPA	0x55	1 bajt	NE	3	D → OPA
MOV D, OPB	0x56	1 bajt	NE	3	D → OPB
MOV IPA, A	0x57	1 bajt	NE	3	IPA → A
MOV IPA, B	0x58	1 bajt	NE	3	IPA → B
MOV IPA, C	0x59	1 bajt	NE	3	IPA → C
MOV IPA, D	0x5A	1 bajt	NE	3	IPA → D
MOV IPA, OPA	0x5B	1 bajt	NE	3	IPA → OPA

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
MOV IPA, OPB	0x5C	1 bajt	NE	3	IPA → OPB
SWP A, B	0x5D	1 bajt	NE	5	A ↔ B
SWP A, C	0x5E	1 bajt	NE	5	A ↔ C
SWP A, D	0x5F	1 bajt	NE	5	A ↔ D
SWP B, C	0x60	1 bajt	NE	5	B ↔ C
SWP B, D	0x61	1 bajt	NE	5	B ↔ D
SWP C, D	0x62	1 bajt	NE	5	C ↔ D
LDR A, <VALUE>	0x63	2 bajty	NE	4	<VALUE> → A
LDR B, <VALUE>	0x64	2 bajty	NE	4	<VALUE> → B
LDR C, <VALUE>	0x65	2 bajty	NE	4	<VALUE> → C
LDR D, <VALUE>	0x66	2 bajty	NE	4	<VALUE> → D
LDR OPA, <VALUE>	0x67	2 bajty	NE	4	<VALUE> → OPA
LDR OPB, <VALUE>	0x68	2 bajty	NE	4	<VALUE> → OPB
ADD B	0x69	1 bajt	ANO	4	A + B → A
ADD C	0x6A	1 bajt	ANO	4	A + C → A
ADD D	0x6B	1 bajt	ANO	4	A + D → A
ADD <ADDR>	0x6C	2 bajty	ANO	6	A + <ADDR> → A
ADD <VALUE>	0x6D	2 bajty	ANO	5	A + <VALUE> → A
SUB B	0x6E	1 bajt	ANO	4	A - B → A
SUB C	0x6F	1 bajt	ANO	4	A - C → A
SUB D	0x70	1 bajt	ANO	4	A - D → A
SUB <ADDR>	0x71	2 bajty	ANO	6	A - <ADDR> → A
SUB <VALUE>	0x72	2 bajty	ANO	5	A - <VALUE> → A
ADC B	0x73	1 bajt	ANO	4	A + B + CF → A
ADC C	0x74	1 bajt	ANO	4	A + C + CF → A
ADC D	0x75	1 bajt	ANO	4	A + D + CF → A
ADC <ADDR>	0x76	2 bajty	ANO	6	A + <ADDR> + CF → A
ADC <VALUE>	0x77	2 bajty	ANO	5	A + <VALUE> + CF → A
SBC B	0x78	1 bajt	ANO	4	A - B - CF → A
SBC C	0x79	1 bajt	ANO	4	A - C - CF → A
SBC D	0x7A	1 bajt	ANO	4	A - D - CF → A

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
SBC <ADDR>	0x7B	2 bajty	ANO	6	A - <ADDR> - CF → A
SBC <VALUE>	0x7C	2 bajty	ANO	5	A - <VALUE> - CF → A
AND B	0x7D	1 bajt	ANO	4	A and B → A
AND C	0x7E	1 bajt	ANO	4	A and C → A
AND D	0x7F	1 bajt	ANO	4	A and D → A
AND <ADDR>	0x80	2 bajty	ANO	6	A and <ADDR> → A
AND <VALUE>	0x81	2 bajty	ANO	5	A and <VALUE> → A
OR B	0x82	1 bajt	ANO	4	A or B → A
OR C	0x83	1 bajt	ANO	4	A or C → A
OR D	0x84	1 bajt	ANO	4	A or D → A
OR <ADDR>	0x85	2 bajty	ANO	6	A or <ADDR> → A
OR <VALUE>	0x86	2 bajty	ANO	5	A or <VALUE> → A
NAND B	0x87	1 bajt	ANO	4	A nand B → A
NAND C	0x88	1 bajt	ANO	4	A nand C → A
NAND D	0x89	1 bajt	ANO	4	A nand D → A
NAND <ADDR>	0x8A	2 bajty	ANO	6	A nand <ADDR> → A
NAND <VALUE>	0x8B	2 bajty	ANO	5	A nand <VALUE> → A
NOR B	0x8C	1 bajt	ANO	4	A nor B → A
NOR C	0x8D	1 bajt	ANO	4	A nor C → A
NOR D	0x8E	1 bajt	ANO	4	A nor D → A
NOR <ADDR>	0x8F	2 bajty	ANO	6	A nor <ADDR> → A
NOR <VALUE>	0x90	2 bajty	ANO	5	A nor <VALUE> → A
XOR B	0x91	1 bajt	ANO	4	A xor B → A
XOR C	0x92	1 bajt	ANO	4	A xor C → A
XOR D	0x93	1 bajt	ANO	4	A xor D → A
XOR <ADDR>	0x94	2 bajty	ANO	6	A xor <ADDR> → A
XOR <VALUE>	0x95	2 bajty	ANO	5	A xor <VALUE> → A
XNOR B	0x96	1 bajt	ANO	4	A xnor B → A
XNOR C	0x97	1 bajt	ANO	4	A xnor C → A
XNOR D	0x98	1 bajt	ANO	4	A xnor D → A
XNOR <ADDR>	0x99	2 bajty	ANO	6	A xnor <ADDR> → A

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
XNOR <VALUE>	0x9A	2 bajty	ANO	5	$A \text{ xnor } \langle \text{VALUE} \rangle \rightarrow A$
INC A	0x9B	1 bajt	ANO	3	$A + 1 \rightarrow A$
INC B	0x9C	1 bajt	ANO	6	$B + 1 \rightarrow B$
INC C	0x9D	1 bajt	ANO	6	$C + 1 \rightarrow C$
INC D	0x9E	1 bajt	ANO	6	$D + 1 \rightarrow D$
INC <ADDR>	0x9F	2 bajty	ANO	7	$\langle \text{ADDR} \rangle + 1 \rightarrow \langle \text{ADDR} \rangle$
DEC A	0xA0	1 bajt	ANO	3	$A - 1 \rightarrow A$
DEC B	0xA1	1 bajt	ANO	6	$B - 1 \rightarrow B$
DEC C	0xA2	1 bajt	ANO	6	$C - 1 \rightarrow C$
DEC D	0xA3	1 bajt	ANO	6	$D - 1 \rightarrow D$
DEC <ADDR>	0xA4	2 bajty	ANO	7	$\langle \text{ADDR} \rangle - 1 \rightarrow \langle \text{ADDR} \rangle$
SHL A	0xA5	1 bajt	ANO	3	$A \ll 1 \rightarrow A$
SHL B	0xA6	1 bajt	ANO	6	$B \ll 1 \rightarrow B$
SHL C	0xA7	1 bajt	ANO	6	$C \ll 1 \rightarrow C$
SHL D	0xA8	1 bajt	ANO	6	$D \ll 1 \rightarrow D$
SHL <ADDR>	0xA9	2 bajty	ANO	7	$\langle \text{ADDR} \rangle \ll 1 \rightarrow \langle \text{ADDR} \rangle$
SHR A	0xAA	1 bajt	NE	4	$A \gg 1 \rightarrow A$
SHR B	0xAB	1 bajt	NE	4	$B \gg 1 \rightarrow B$
SHR C	0xAC	1 bajt	NE	4	$C \gg 1 \rightarrow C$
SHR D	0xAD	1 bajt	NE	4	$D \gg 1 \rightarrow D$
SHR <ADDR>	0xAE	2 bajty	NE	5	$\langle \text{ADDR} \rangle \gg 1 \rightarrow \langle \text{ADDR} \rangle$
ROL A	0xAF	1 bajt	ANO	4	$A \ll 1 \rightarrow A$
ROL B	0xB0	1 bajt	ANO	7	$B \ll 1 \rightarrow B$
ROL C	0xB1	1 bajt	ANO	7	$C \ll 1 \rightarrow C$
ROL D	0xB2	1 bajt	ANO	7	$D \ll 1 \rightarrow D$
ROL <ADDR>	0xB3	2 bajty	ANO	8	$\langle \text{ADDR} \rangle \ll 1 \rightarrow \langle \text{ADDR} \rangle$
ROR A	0xB4	1 bajt	NE	4	$A \gg 1 \rightarrow A$
ROR B	0xB5	1 bajt	NE	4	$B \gg 1 \rightarrow B$
ROR C	0xB6	1 bajt	NE	4	$C \gg 1 \rightarrow C$
ROR D	0xB7	1 bajt	NE	4	$D \gg 1 \rightarrow D$
ROR <ADDR>	0xB8	2 bajty	NE	5	$\langle \text{ADDR} \rangle \gg 1 \rightarrow \langle \text{ADDR} \rangle$

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
INV A	0xB9	1 bajt	ANO	3	$\sim A \rightarrow A$
INV B	0xBA	1 bajt	ANO	4	$\sim B \rightarrow B$
INV C	0xBB	1 bajt	ANO	4	$\sim C \rightarrow C$
INV D	0xBC	1 bajt	ANO	4	$\sim D \rightarrow D$
INV <ADDR>	0xBD	2 bajty	ANO	5	$\sim \text{<ADDR>} \rightarrow \text{<ADDR>}$
TCM A	0xBE	1 bajt	ANO	4	$-A \rightarrow A$
TCM B	0xBF	1 bajt	ANO	7	$-B \rightarrow B$
TCM C	0xC0	1 bajt	ANO	7	$-C \rightarrow C$
TCM D	0xC1	1 bajt	ANO	7	$-D \rightarrow D$
TCM <ADDR>	0xC2	2 bajty	ANO	8	$-\text{<ADDR>} \rightarrow \text{<ADDR>}$
CMP A	0xC3	1 bajt	ANO	4	A - A, update flags
CMP B	0xC4	1 bajt	ANO	4	A - B, update flags
CMP C	0xC5	1 bajt	ANO	4	A - C, update flags
CMP D	0xC6	1 bajt	ANO	4	A - D, update flags
CMP <ADDR>	0xC7	2 bajty	ANO	6	A - <ADDR>, update flags
CMP <VALUE>	0xC8	2 bajty	ANO	5	A - <VALUE>, update flags
JUMP <ADDR>	0xC9	2 bajty	NE	4	skok na <ADDR>
JMC <ADDR>	0xCA	2 bajty	NE	3/4	skok na <ADDR> pokud CF
JMZ <ADDR>	0xCB	2 bajty	NE	3/4	skok na <ADDR> pokud ZF
JMN <ADDR>	0xCC	2 bajty	NE	3/4	skok na <ADDR> pokud SF
JMP <ADDR>	0xCD	2 bajty	NE	3/4	skok na <ADDR> pokud PF
JMNC <ADDR>	0xCE	2 bajty	NE	3/4	skok na <ADDR> pokud $\sim$ CF
JMNZ <ADDR>	0xCF	2 bajty	NE	3/4	skok na <ADDR> pokud $\sim$ ZF
JMNN <ADDR>	0xD0	2 bajty	NE	3/4	skok na <ADDR> pokud $\sim$ SF
JMNP <ADDR>	0xD1	2 bajty	NE	3/4	skok na <ADDR> pokud $\sim$ PF
PUSH A	0xD2	1 bajt	NE	4	$A \rightarrow \text{stack}$ , inkrement SP
PUSH B	0xD3	1 bajt	NE	4	$B \rightarrow \text{stack}$ , inkrement SP
PUSH C	0xD4	1 bajt	NE	4	$C \rightarrow \text{stack}$ , inkrement SP
PUSH D	0xD5	1 bajt	NE	4	$D \rightarrow \text{stack}$ , inkrement SP
POP A	0xD6	1 bajt	NE	4	dekrement SP, $\text{stack} \rightarrow A$
POP B	0xD7	1 bajt	NE	4	dekrement SP, $\text{stack} \rightarrow B$

INSTRUKCE	KÓD	VELIKOST	NASTAVUJE PŘÍZNAKY	POČET TAKTŮ	POPIS
POP C	0xD8	1 bajt	NE	4	dekrement SP, stack → C
POP D	0xD9	1 bajt	NE	4	dekrement SP, stack → D
PEEK A	0xDA	1 bajt	NE	5	dekr. SP, stack → A, inkr. SP
PEEK B	0xDB	1 bajt	NE	5	dekr. SP, stack → B, inkr. SP
PEEK C	0xDC	1 bajt	NE	5	dekr. SP, stack → C, inkr. SP
PEEK D	0xDD	1 bajt	NE	5	dekr. SP, stack → D, inkr. SP
CALL <ADDR>	0xDE	2 bajty	NE	6	zavolání fce <ADDR>
CLLC <ADDR>	0xDF	2 bajty	NE	3/6	zavolání fce <ADDR> pokud CF
CLLZ <ADDR>	0xE0	2 bajty	NE	3/6	zavolání fce <ADDR> pokud ZF
CLLN <ADDR>	0xE1	2 bajty	NE	3/6	zavolání fce <ADDR> pokud SF
CLLP <ADDR>	0xE2	2 bajty	NE	3/6	zavolání fce <ADDR> pokud PF
CLLNC <ADDR>	0xE3	2 bajty	NE	3/6	zavolání fce <ADDR> pokud ~CF
CLLNZ <ADDR>	0xE4	2 bajty	NE	3/6	zavolání fce <ADDR> pokud ~ZF
CLLNN <ADDR>	0xE5	2 bajty	NE	3/6	zavolání fce <ADDR> pokud ~SF
CLLNP <ADDR>	0xE6	2 bajty	NE	3/6	zavolání fce <ADDR> pokud ~PF
RET	0xE7	1 bajt	NE	4	návrat z fce
RTC	0xE8	1 bajt	NE	3/4	návrat z fce pokud CF
RTZ	0xE9	1 bajt	NE	3/4	návrat z fce pokud ZF
RTN	0xEA	1 bajt	NE	3/4	návrat z fce pokud SF
RTP	0xEB	1 bajt	NE	3/4	návrat z fce pokud PF
RTNC	0xEC	1 bajt	NE	3/4	návrat z fce pokud ~CF
RTNZ	0xED	1 bajt	NE	3/4	návrat z fce pokud ~ZF
RTNN	0xEE	1 bajt	NE	3/4	návrat z fce pokud ~SF
RTNP	0xEF	1 bajt	NE	3/4	návrat z fce pokud ~PF
HLT	0xFF	1 bajt	NE	3	zastavení počítače